

Tema 3: BLOQUES COMBINACIONALES BÁSICOS

PLAN NUEVO (2010)

EJERCICIOS

3.1-Decodificadores, teoría	pág. 2
3.2-Decodificadores, composición	pág. 3
3.3-Multiplexores	pág. 4
3.4-Diseño con bloques combinacionales básicos	pág. 6

Ampliación

3.5-Decodificadores, teoría	pág. 7
3.6-Decodificadores, composición	pág. 8
3.7-Multiplexores	pág. 9
3.8-Diseño con bloques combinacionales básicos	pág. 12

EJERCICIOS

3.1 –Decodificadores, teoría

3.1.1. Rellenar las tablas de verdad de los siguientes decodificadores.

- a) Decodificador con 2 entradas de selección, entrada de habilitación a nivel alto y salidas a nivel alto.

<i>Tabla de verdad completa</i>							<i>Tabla de verdad reducida</i>						
G	B	A	S3	S2	S1	S0	G	B	A	S3	S2	S1	S0
0	0	0	0	0	0	0	0	X	X	0	0	0	0
0	0	1	0	0	0	0	1	0	0	0	0	0	1
0	1	0	0	0	0	0	1	0	1	0	0	1	0
0	1	1	0	0	0	0	1	1	0	0	1	0	0
1	0	0	0	0	0	1	1	1	1	0	0	0	0
1	0	1	0	0	1	0							
1	1	0	0	1	0	0							
1	1	1	1	0	0	0							

- b) Decodificador con 2 entradas de selección, entrada de habilitación a nivel bajo y salidas a nivel alto.

<i>Tabla de verdad completa</i>							<i>Tabla de verdad reducida</i>						
/G	B	A	S3	S2	S1	S0	/G	B	A	S3	S2	S1	S0
0	0	0	0	0	0	1	0	0	0	0	0	0	1
0	0	1	0	0	1	0	0	0	1	0	0	1	0
0	1	0	0	1	0	0	0	1	0	0	1	0	0
0	1	1	1	0	0	0	0	1	1	1	0	0	0
1	0	0	0	0	0	0	1	X	X	0	0	0	0
1	0	1	0	0	0	0							
1	1	0	0	0	0	0							
1	1	1	0	0	0	0							

- c) Decodificador con 2 entradas de selección, entrada de habilitación a nivel alto y salidas a nivel bajo.

<i>Tabla de verdad completa</i>							<i>Tabla de verdad reducida</i>						
G	B	A	/S3	/S2	/S1	/S0	G	B	A	/S3	/S2	/S1	/S0
0	0	0	1	1	1	1	0	X	X	1	1	1	1
0	0	1	1	1	1	1	1	0	0	1	1	1	0
0	1	0	1	1	1	1	1	0	1	1	1	0	1
0	1	1	1	1	1	1	1	1	0	1	0	1	1
1	0	0	1	1	1	0	1	1	1	0	1	1	1
1	0	1	1	1	0	1							
1	1	0	1	0	1	1							
1	1	1	0	1	1	1							

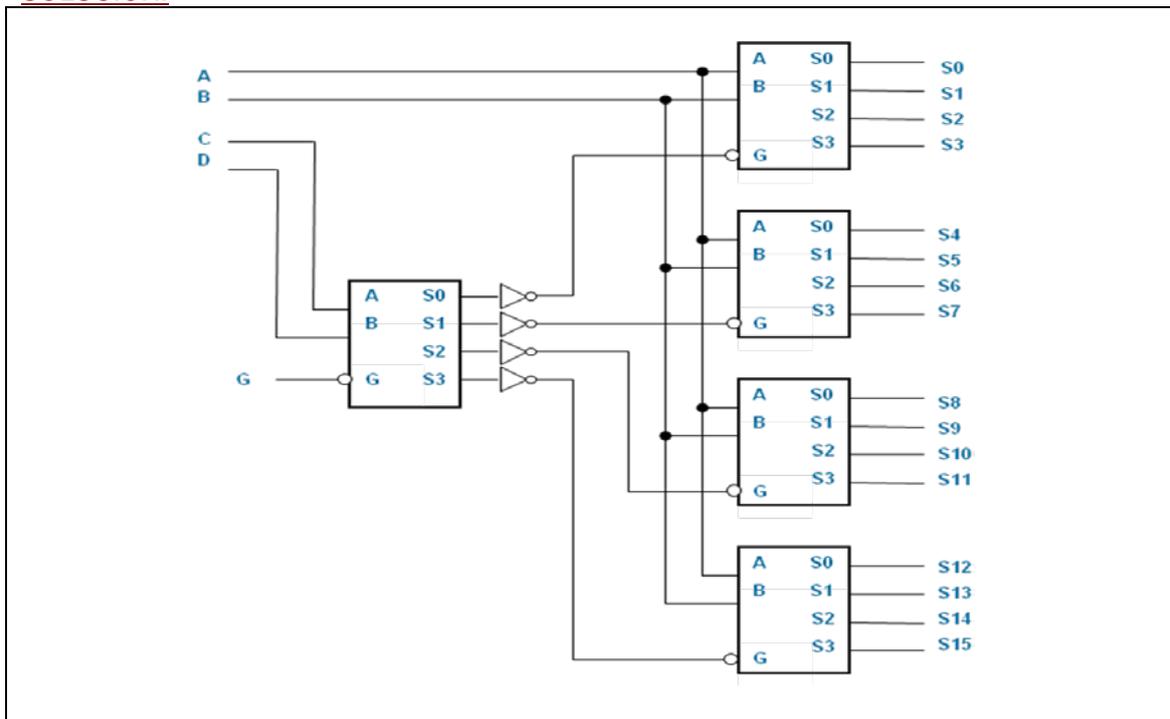
- d) Decodificador con 2 entradas de selección, entrada de habilitación a nivel bajo y salidas a nivel bajo.

Tabla de verdad completa							Tabla de verdad reducida						
/G	B	A	/S3	/S2	/S1	/S0	/G	B	A	/S3	/S2	/S1	/S0
0	0	0	1	1	1	0	0	0	0	1	1	1	0
0	0	1	1	1	0	1	0	0	1	1	0	1	1
0	1	0	1	0	1	1	0	1	0	1	0	1	1
0	1	1	0	1	1	1	0	1	1	0	1	1	1
1	0	0	1	1	1	1	1	X	X	1	1	1	1
1	0	1	1	1	1	1							
1	1	0	1	1	1	1							
1	1	1	1	1	1	1							

3.2 –Decodificadores, composición

3.2.1. Construya un decodificador de 4 a 16 con entrada de habilitación activa a nivel bajo y salidas activas a nivel alto, a partir de dos decodificadores de 2 a 4 con entrada de habilitación activa a nivel bajo y salidas activas a nivel alto y las puertas lógicas necesarias.

SOLUCIÓN:



3.2.2. Se desea construir un decodificador de 5 a 32, con salidas activas a nivel bajo, utilizando decodificadores de 2 a 4, con salidas activas a nivel bajo y habilitación activa a nivel bajo. Diga cuantos decodificadores necesita utilizar y si necesita puertas adicionales. Razone su respuesta. No es necesario dibujar el circuito resultante, pero puede ayudarle a resolver el problema.

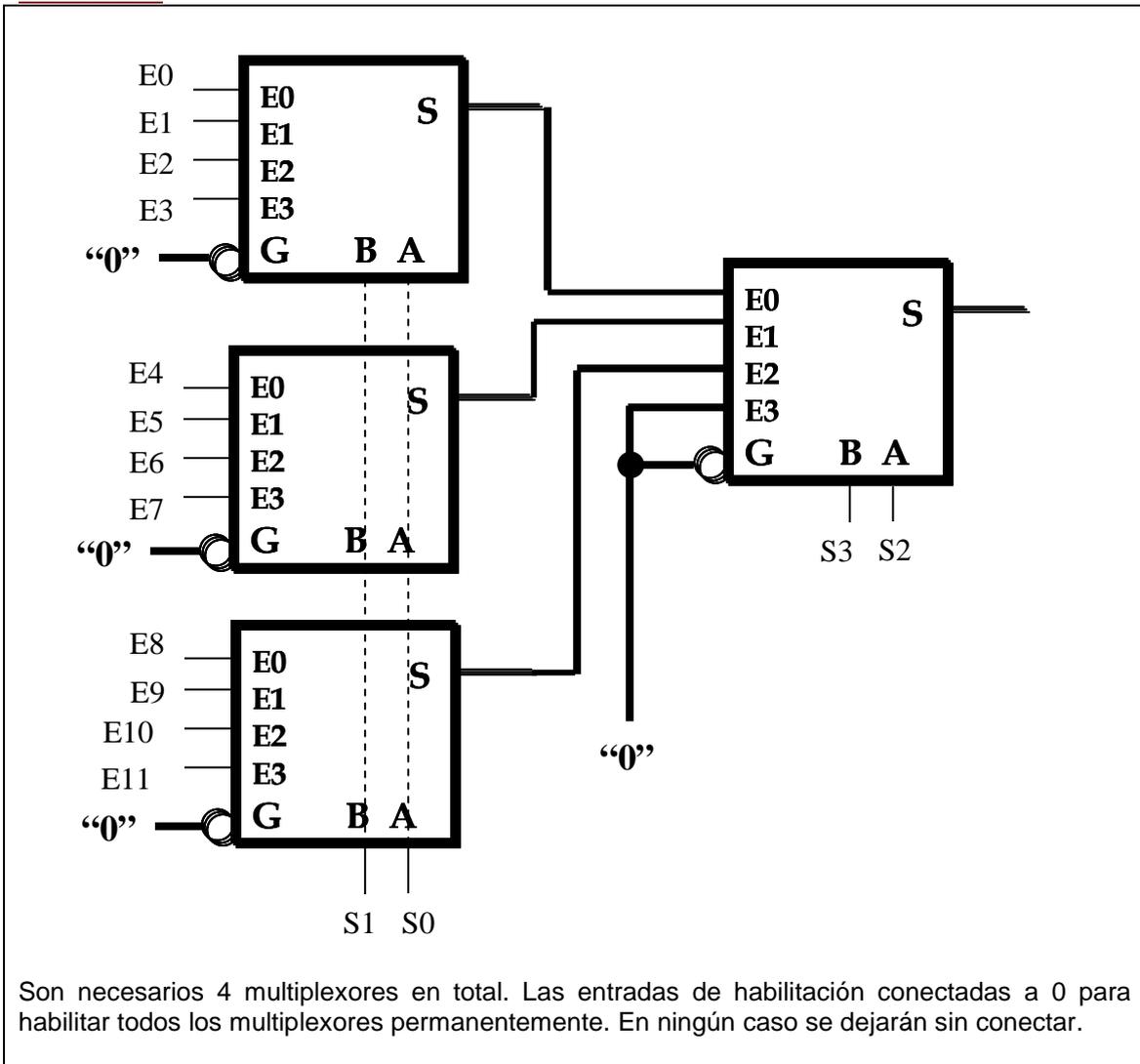
SOLUCIÓN:

Para obtener las 32 salidas del decodificador deseado hacen falta 8 decodificadores de 4 salidas. Para poder seleccionar, entre estos ocho, cuál es el que se activa, es necesario utilizar dos decodificadores de 4 salidas ($4+4=8$). Y para seleccionar entre estos dos decodificadores, es necesario utilizar otro decodificador de 4 salidas, dejando dos salidas sin conectar, o sustituir este último decodificador por una puerta NOT. En total, hacen falta 10 decodificadores y una puerta not, o simplemente 11 decodificadores

3.3 – Multiplexores, composición

3.3.1. Se desea construir un multiplexor de 12 a 1 con 4 entradas de selección, sin entrada de habilitación. Para ello, se dispone de multiplexores de 4 a 1 con entrada de habilitación G activa a nivel bajo. Indique el número de multiplexores necesarios y realice el dibujo del circuito detallando todas las conexiones necesarias.

SOLUCIÓN:



3.3.2. Se desea construir un multiplexor de 64 entradas de datos utilizando multiplexores de 2 entradas de selección. Diga cuantos multiplexores serán necesarios en total. Detalle las operaciones realizadas y los razonamientos seguidos.

SOLUCIÓN:

Los multiplexores de 2 entradas de selección disponen de 4 entradas de datos, por lo que para conseguir las 64 entradas deseadas serán necesarios $64/4 = 16$ multiplexores. Estos 16 multiplexores producen 16 salidas (lógicamente), por lo que hace falta un segundo nivel (o columna) con $16/4 = 4$ multiplexores para seleccionar una de las 16 salidas. Pero estos 4 últimos multiplexores ofrecen 4 salidas (y como ya se sabe, el multiplexor debe ser de 64 a 1) por lo que es necesario un tercer nivel (o columna) de $4/4 = 1$ multiplexor, que ofrece la última salida. En total, $16 + 4 + 1 = 21$ multiplexores.

3.3.3 Diseñe un multiplexor de 2 entradas de datos y entrada de selección activa a nivel bajo. Detalle todo el proceso seguido. Utilice el número de puertas mínimo.

SOLUCIÓN:

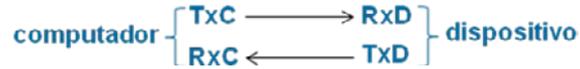
/G	A	E0	E1	S
0	0	0	0	0
0	0	0	1	0
0	0	1	0	1
0	0	1	1	1
0	1	0	0	0
0	1	0	1	1
0	1	1	0	0
0	1	1	1	1
1	0	0	0	0
1	0	0	1	0
1	0	1	0	0
1	0	1	1	0
1	1	0	0	0
1	1	0	1	0
1	1	1	0	0
1	1	1	1	0

		/GA			
		00	01	11	10
E0 E1	00	0 ⁰	0 ⁴	0 ¹²	0 ⁸
	01	0 ¹	1 ⁵	0 ¹³	0 ⁹
	11	1 ³	1 ⁷	0 ¹⁵	0 ¹¹
	10	1 ²	0 ⁶	0 ¹⁴	0 ¹⁰

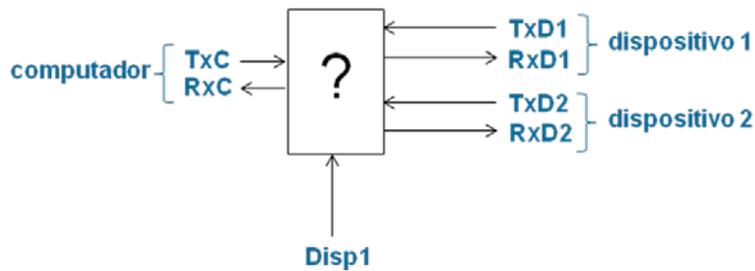
$$S = \overline{I}G \overline{A} E0 + \overline{I}G A E1$$

3.4 – Diseño con bloques combinacionales básicos

3.4.1. Para realizar una conexión bidireccional de un dispositivo a un computador a través de su puerto serie debe conectarse la salida serie del computador TxC a la entrada serie del dispositivo RxD y la salida del dispositivo TxD a la entrada del computador RxC.



Construir un circuito que permita conectar el puerto serie del computador [TxC, RxC] a los puertos de dos dispositivos diferentes [TxD1, RxD1], [TxD2, RxD2]. Un interruptor activa a nivel alto una señal Disp1 para indicar que debe establecerse conexión con el dispositivo 1. Si esta señal está desactivada, indica que la conexión debe hacerse con el dispositivo 2. No puede usarse ninguna puerta lógica elemental, sólo dispositivos combinacionales básicos de los estudiados en este tema.



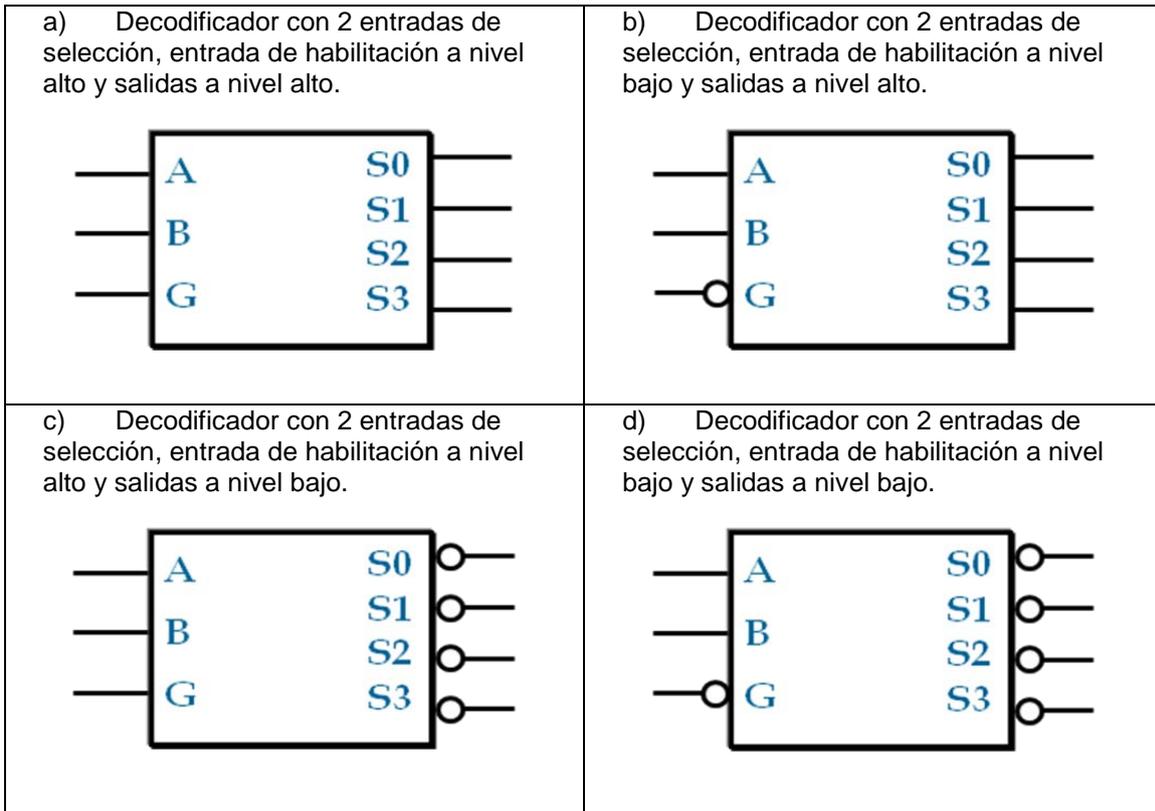
SOLUCIÓN:

El problema de conectar una única entrada (TxC) a varias salidas alternativamente (RxD1, RxD2) debe solucionarse con un demultiplexor. El caso contrario, seleccionar una de entre varias entradas (TxD1, TxD2) lo solucionamos con un multiplexor. Ambos se gobiernan mediante la misma señal Disp1, pues deben actuar de forma sincronizada. Como cuando la señal Disp1 vale 0 deben seleccionarse las señales del dispositivo 2, conectamos éstas a las entradas/salidas numeradas con 0 en los bloques combinacionales.

Ampliación

3.5 –Decodificadores, cuestiones teóricas

3.5.1. Dibujar los símbolos de los decodificadores del ejercicio 3.1.1



3.6 –Decodificadores, composición

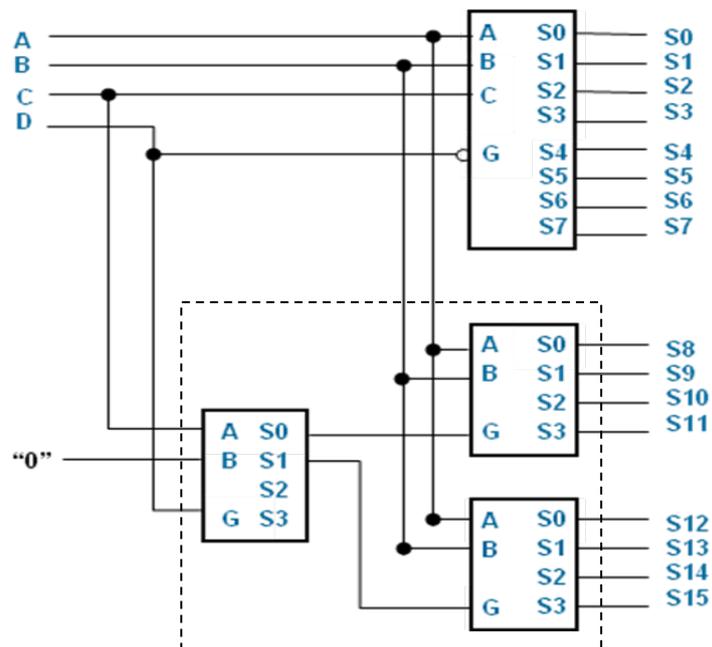
3.6.1. Se desea construir un decodificador de 16 a 65536 utilizando decodificadores de 4 a 16 con entrada de habilitación, y sin utilizar ninguna puerta adicional. Indique cuántos decodificadores son necesarios, detallando el razonamiento seguido para encontrar la solución.

SOLUCIÓN:

Para disponer de 65536 salidas, utilizando decos con 16 salidas, necesitamos $65536/16$, que son 4096 decodificadores. Para poder seleccionar (o habilitar) cada uno de estos 4096 decodificadores necesitamos 4096 líneas. Para generar estas líneas con decodificadores de 16 salidas necesitamos $4096/16$, que son 256 decodificadores. Igualmente, para seleccionar (o habilitar) cada uno de estos 256 decodificadores, hacen falta $256/16= 16$ decodificadores. Estos 16 últimos decodificadores se pueden seleccionar (o habilitar) con un único decodificador. Así, el total de decodificadores necesarios es:
 $1 + 16 + 256 + 4096 = 4369$ decodificadores.

3.6.2. Construya un decodificador de 4 a 16 sin entrada de habilitación y salidas activas a nivel alto, a partir de tres decodificadores de 2 a 4 con entrada de habilitación activa a nivel alto y salidas activas a nivel alto y un decodificador de 3 a 8 con salidas a nivel alto. Puede escoger el nivel de habilitación del decodificador de 3 a 8 que le resulte más conveniente. No puede usar puertas lógicas adicionales.

SOLUCIÓN

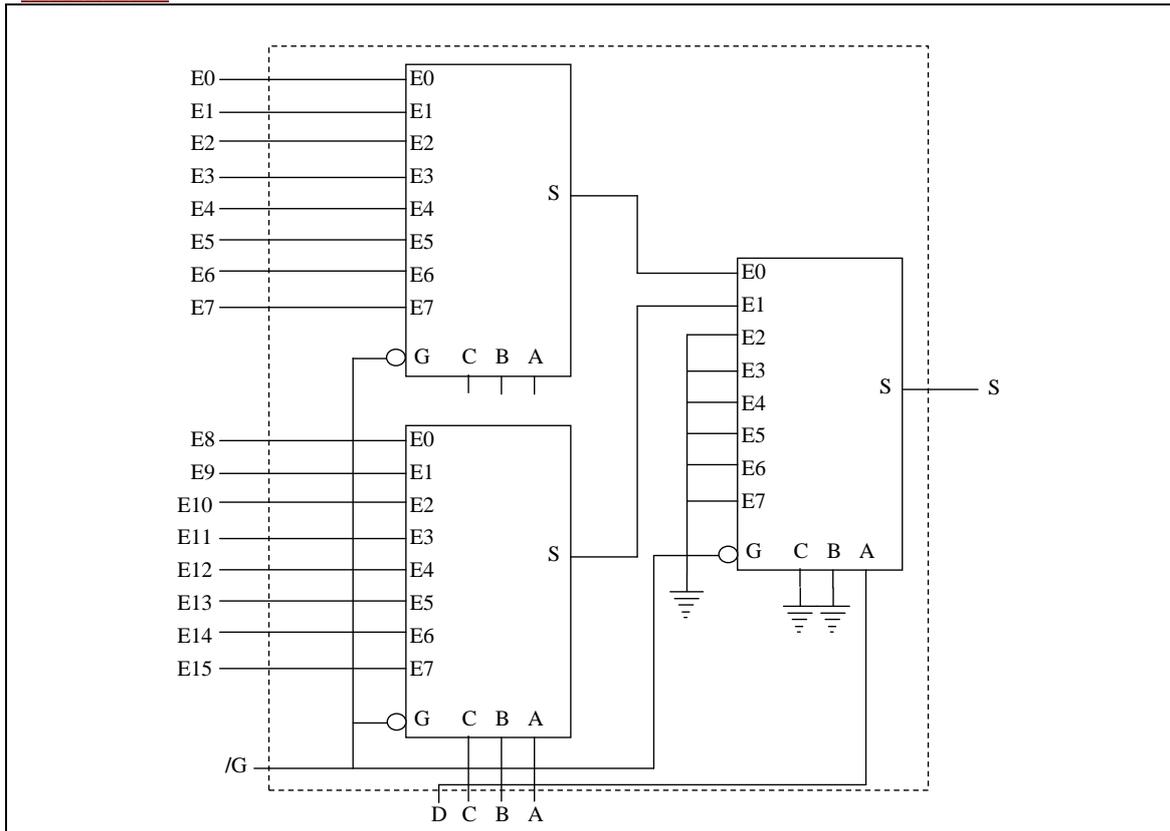


Esta solución puede entenderse como organizada mediante dos decodificadores de 8 salidas, el primero de ellos constituido por el decodificador superior y el segundo, en la parte inferior dentro del recuadro de línea discontinua, formado a su vez por la composición de 3 decos. de 4 salidas. Como el deco. de 8 salidas formado por composición tiene habilitación a nivel alto, el otro deco. de 8 salidas ha tenido que escogerse con habilitación a nivel bajo para poder seleccionarlos alternativamente en función del valor de la entrada D.

3.7 – Multiplexores

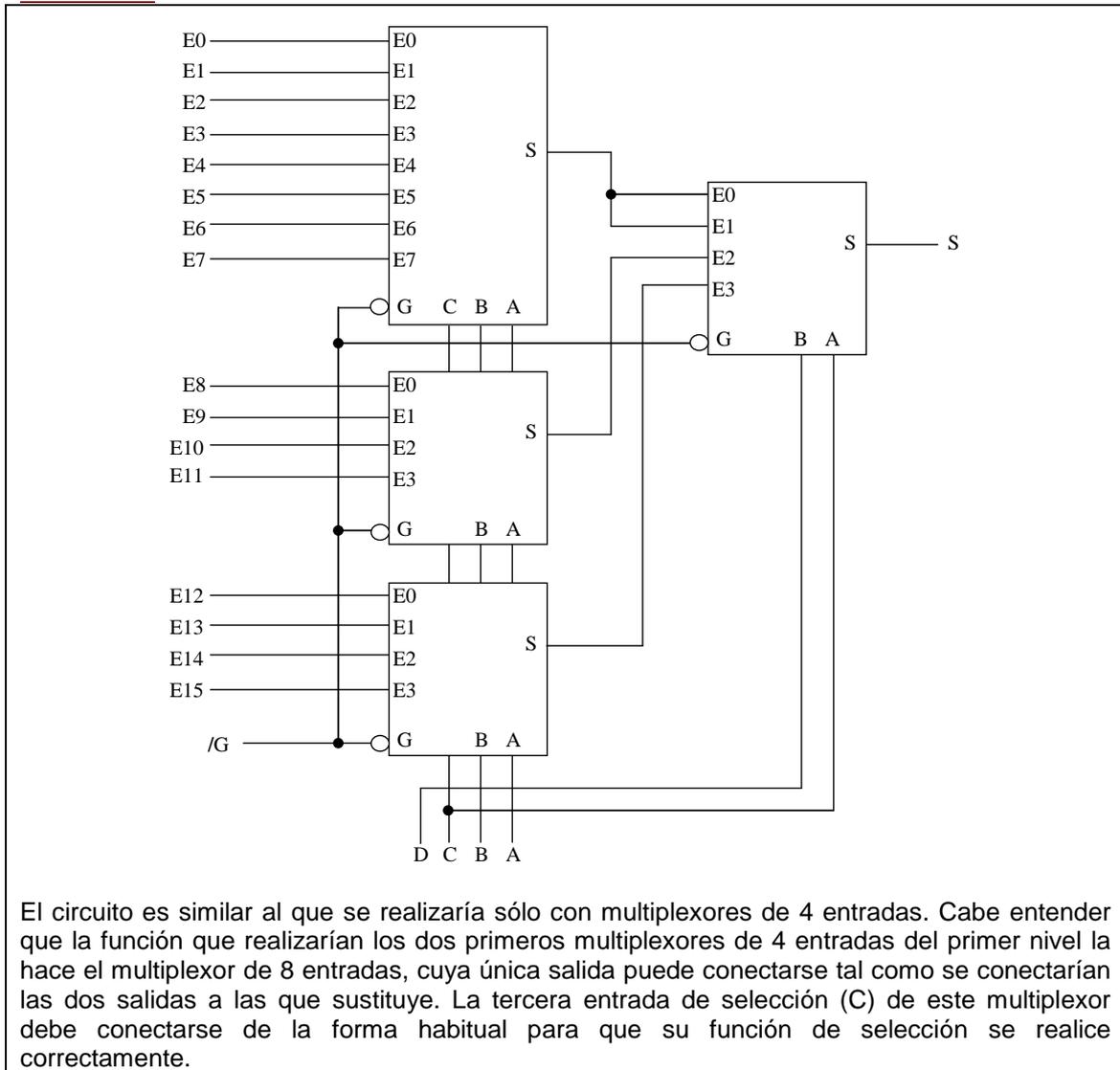
3.7.1. Se desea implementar un multiplexor de 16 entradas de datos con entrada de habilitación a nivel bajo a partir de multiplexores de 8 entradas de datos con entrada de habilitación a nivel bajo, sin emplear puertas lógicas adicionales. Dibuje el circuito resultante sin olvidar detallar los nombres, valores y pesos de las entradas y salidas, tanto del multiplexor resultante como de los empleados.

SOLUCIÓN:



3.7.2. Se desea implementar un multiplexor de 16 entradas de datos con entrada de habilitación a nivel bajo a partir de un multiplexor de 8 entradas y tres multiplexores de 4 entradas con entrada de habilitación a nivel bajo, sin emplear puertas lógicas adicionales. Dibuje el circuito resultante sin olvidar detallar los nombres, valores y pesos de las entradas y salidas, tanto del multiplexor resultante como de los empleados.

SOLUCIÓN

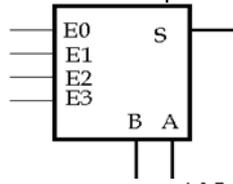


El circuito es similar al que se realizaría sólo con multiplexores de 4 entradas. Cabe entender que la función que realizarían los dos primeros multiplexores de 4 entradas del primer nivel la hace el multiplexor de 8 entradas, cuya única salida puede conectarse tal como se conectarían las dos salidas a las que sustituye. La tercera entrada de selección (C) de este multiplexor debe conectarse de la forma habitual para que su función de selección se realice correctamente.

3.7.3. Se desea implementar un multiplexor de 1024 a 1 a base de una composición con multiplexores de 2 entradas de selección y entrada de habilitación activa a nivel alto. Indique el número de dichos multiplexores que serán necesarios y **detalle el razonamiento seguido para obtener la respuesta.**

SOLUCIÓN:

Al tener Multiplexores de 2 entradas de selección, se tiene 4 entradas de datos:



$$\text{Primer nivel} \quad \frac{1024}{4} = \mathbf{256}$$

$$\text{Segundo nivel} \quad \frac{256}{4} = \mathbf{64}$$

$$\text{Tercer nivel} \quad \frac{64}{4} = \mathbf{16}$$

$$\text{Cuarto nivel} \quad \frac{16}{4} = \mathbf{4}$$

$$\text{Quinto Nivel} \quad \frac{4}{4} = \mathbf{1}$$

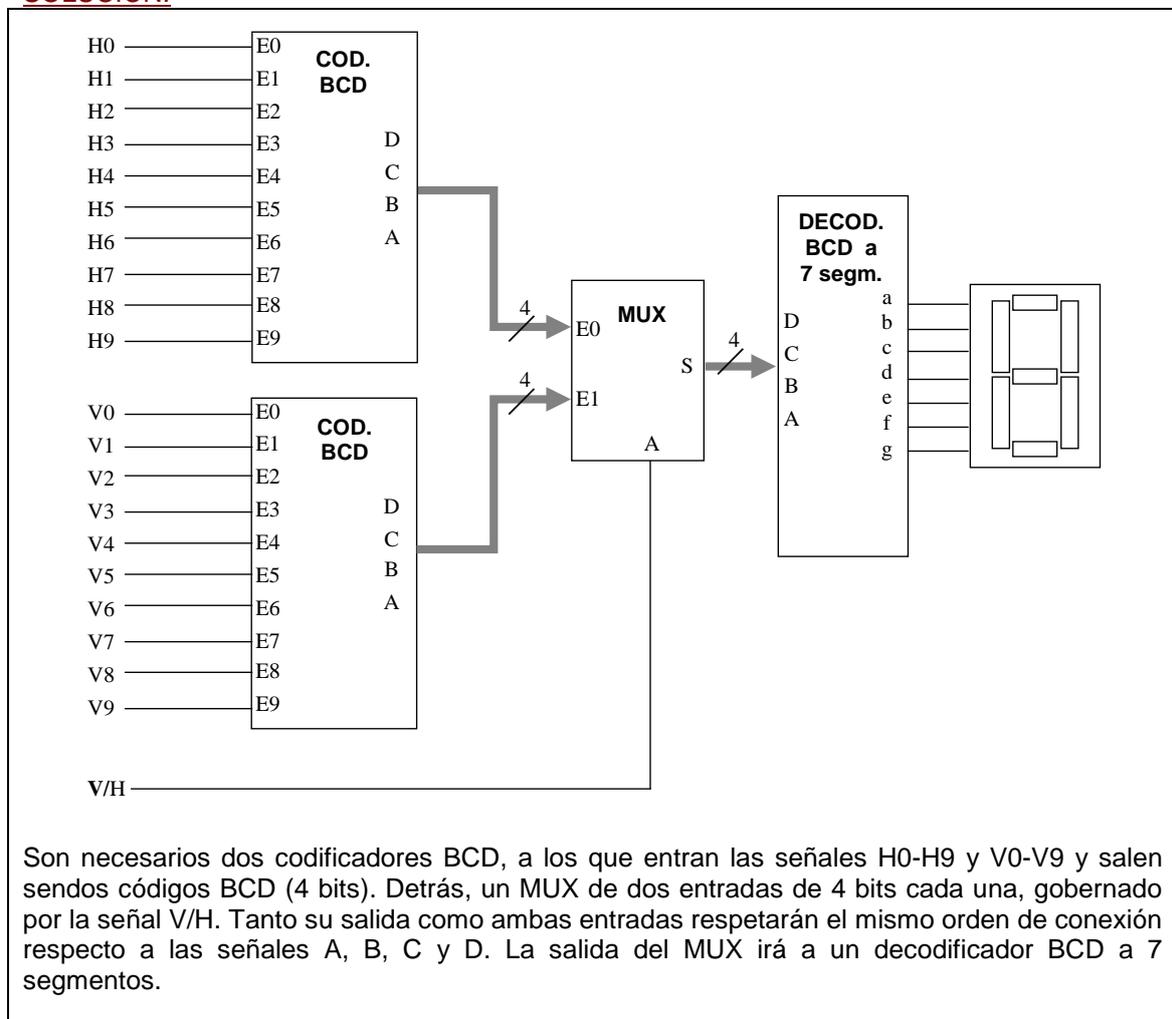
Total: $256+64+16+4+1=341$ Multiplexores 4 a 1

3.8 – Diseño con bloques combinacionales básicos

3.8.1. Un sistema posicionador realiza un movimiento en 2 direcciones, horizontal y vertical. Para poder determinar la posición, cada eje dispone de un codificador mecánico que activa una de entre 10 señales, numeradas de 0 a 9. Así, la activación de la señal H0 indica una posición horizontal extrema mientras que H9 indica que se ha alcanzado el extremo horizontal opuesto. La activación de la señal V5 indicaría que el dispositivo se encuentra en una posición centrada en el eje vertical.

Diseñe un circuito digital que permita visualizar un dígito de 0 a 9 que indique la posición en cada uno de los ejes. Sólo dispondrá de un display de 7 segmentos, así que un interruptor permitirá seleccionar cuál de las dos informaciones (vert. u horiz.) se debe visualizar en cada momento. Este interruptor genera una señal V/H (V/H=1→vertical; V/H= 0→ horizontal). Utilice los bloques combinacionales estudiados. Minimice el número y tamaño de los componentes.

SOLUCIÓN:



Son necesarios dos codificadores BCD, a los que entran las señales H0-H9 y V0-V9 y salen sendos códigos BCD (4 bits). Detrás, un MUX de dos entradas de 4 bits cada una, gobernado por la señal V/H. Tanto su salida como ambas entradas respetarán el mismo orden de conexión respecto a las señales A, B, C y D. La salida del MUX irá a un decodificador BCD a 7 segmentos.